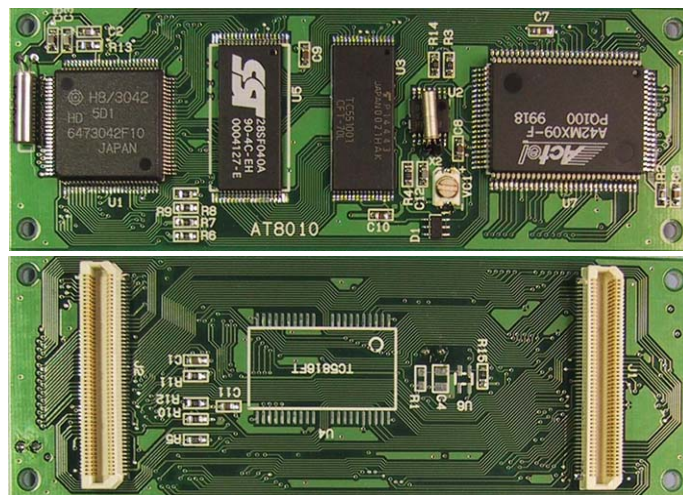

「小型マイコンモジュール」
AT8010
取扱説明書



【実寸大】

本ユーザーズマニュアル掲載の技術情報及び半導体のご使用につきましては以下の点にご注意願います。

1. 本ユーザーズマニュアルに記載しております製品及び技術情報のうち、「外国為替及び外国貿易管理法」に基づき安全保障貿易管理関連貨物・技術に該当するものを輸出する場合、または国外に持ち出す場合は日本国政府の許可が必要です。
2. 本ユーザーズマニュアルに記載された製品及び技術情報は、製品を理解していただくためのものであり、その使用に際して、当社もしくは第三者の特許権、著作権、商標権、その他の知的所有権等の権利に対する保証または実施権の許諾を意味するまた本書に記載された技術情報を使用したことにより第三者の知的所有権の権利に関わる問題が生じた場合、当社は責任を負いかねますのでご了承ください。
3. 本ユーザーズマニュアルに記載しております製品及び製品仕様は、改良などのため、予告なく変更することがあります。また製造を中止する場合がありますので、ご使用に際しましては、当社または代理店に最新の情報をお問い合わせください。
4. 当社は品質・信頼性の向上に努めておりますが、故障や誤動作が人命を脅かしたり、人体に危害を及ぼす恐れのある特別な品質・信頼性が要求される装置（航空宇宙機器、原子力制御システム、交通機器、輸送機器、燃焼機器、各種安全装置、生命維持関連の医療機器等）に使用される際には、必ず事前に当社にご相談ください。
5. 当社は品質・信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生します。故障の結果として人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意ください。
誤った使用または不適切な使用に起因するいかなる損害等についても、当社は責任を負いかねますのでご了承ください。
6. 本ユーザーズマニュアルに記載しております製品は、耐放射線設計はなされておられません。
7. 本ユーザーズマニュアルの一部または全部を文書による当社の承諾なしで、転載または複製することを堅くお断りします。
8. 本ユーザーズマニュアルに関する詳細についてのお問い合わせ、その他お気づきの点がございましたら当社または代理店までご相談ください。

2001 年 6 月

【注】

Microsoft, MS, MS-DOS, Windows, Windows NT は米国 Microsoft 社の米国およびその他の国における登録商標です。

その他、記載されている製品名は各社の商標または登録商標です。

改訂履歴

Rev.	Date	改 訂 内 容	備 考
1.0	00/06/26	初 版	

はじめに

この説明書は**AT8010**特有の機能などを記述したもので、H8マイコンに関する仕様は記述していません。また、オプションで用意されている、RTC、NAND型フラッシュメモリーについても同様です。ご利用になる場合はH8マイコンハードウェアマニュアルを入手してください。

H8 マイコンの概要

AT8010に搭載された、株式会社日立製作所製のマイコンH8/300Hシリーズ（以下H8マイコン）は16ビット×16個の汎用レジスタをもち、16Mバイトのニアなアドレス空間を利用できます。また、周辺機能が豊富で16ビットタイマー、プログラマブルタイミングパターンコントローラ、ウォッチドッグタイマー、シリアルコミュニケーションインタフェース、10ビットA/D変換器、8ビットD/A変換器、DMAコントローラ、リフレッシュコントローラなどを内蔵しています。

機能の詳細については

株式会社日立製作所発行のマニュアルを参照してください。

- ・ H8/3042シリーズ ハードウェアマニュアル
- ・ H8/300Hシリーズ プログラミングマニュアル e t c .

目 次

	ページ
第1章 概 要	1
1.1 構成	2
1.2 概 観	4
1.3 端子構成	5
1.4 アドレスマップ	9
第2章 動作モード	11
第3章 AT8010機能ポート	12
3.1 入出力ポート	12
3.2 外部デバウンス選択信号	13
3.3 8ビットバス	14
3.4 NAND型フラッシュメモリ制御信号	14
3.5 割り込み制御	14
3.6 リセット制御	14
第4章 機能レジスタ	15
4.1 割り込み制御レジスタ (NMIC)	16
4.2 IO0ポート	17
4.3 IO1ポート	18
4.4 IO3ポート	20
4.5 ウォッチドックタイマレジスタ (WDTC)	21
4.6 システム制御レジスタ (SYSCTL)	22
第5章 プログラムの書き換え	23
5.1 コマンドの一覧	23
5.2 コマンド説明	24
5.2.1 【?】: Command help	24
5.2.2 【E】: Erase (chip erase)	24
5.2.3 【P】: Programing (XMODEM)	25
5.2.4 【L】: Display last error	25
5.2.5 【D】: Memory Dump	26
5.2.6 【M】: Byte edit	27
5.3 ハイパーターミナルによるプログラム書き換え例	28
第6章 RTCの使い方	32
6.1 レジスタ一覧	32
6.2 レジスタ機能	32
6.3 RTC電源回路	33
6.4 プログラム例	34
第7章 NANDフラッシュメモリの使い方	39
7.1 プログラム例	39
第8章 プログラミングの方法	48
第9章 電気的特性	49
第10章 評価ボード	50

第1章 概 要

AT8010は16ビットマイコン「H8/3042」を搭載したマイコンモジュールです。標準仕様で1MビットSRAM及び、4MビットフラッシュROM（内ユーザー領域は384Kバイト）を搭載し、オプションで株式会社リコー製リアルタイム・クロック「RS5C317A」及び、NAND型フラッシュメモリー（2M、4M、8Mバイト）が搭載可能となっています。

H8マイコンの豊富な機能をそのまま利用できるように100ピンの狭ピッチコネクタを2個使用し、すべて機能ポートを外部に直接接続できるようにしてあります。それに加え、フィールド・プログラマブル・ゲート・アレイ（FPGA）を搭載することによりI/Oポートの拡張を行い、H8の機能ポートを十分に利用できるようにしてあります。

また、アドレス及びデータバスは弊社のマイコンモジュールシリーズで共通化されたピン配列で設計してありますので、機能端子の配列に注意して利用すれば、CPUのパワーアップなどが可能です。1999年1月現在では日立製作所製「SH7708」を搭載したマイコンモジュール「AT8011」と共通仕様になっています。（但し、電源電圧が違います）

ユーザーが開発したプログラムはRS-232C通信ターミナルソフト(XMODEMプロトコル)で転送、書き換えが可能になっています。

■使用上の注意点

H8のNMIはFPGA内にてマスク可能になっております。従って、NMI RTCのアラーム、定周期割込および外部割込の選択が可能です。（4.1項 割込制御レジスタ参照）

1.1 構成

AT8010には標準で1MビットのSRAMと4MビットのフラッシュROMが搭載されています。

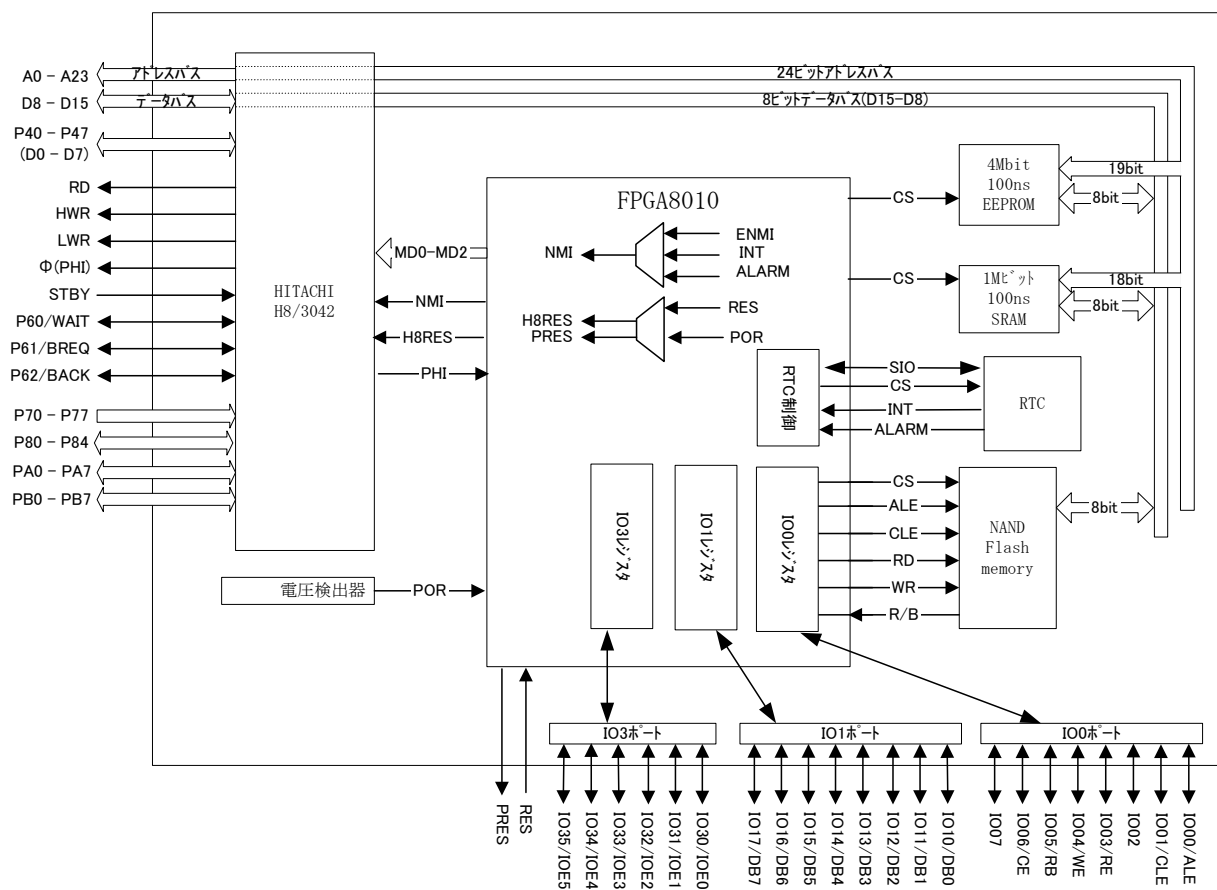
フラッシュROMの一部はシステムで使用していますので、ユーザーが利用できるプログラム領域は384Kバイトになっています。システムのバージョンアップなどをしない場合は、512Kバイトフルに利用可能となります（システムのバージョンアップを参照）。

オプションで搭載されるリアルタイム・クロックはアラーム機能付きで、その出力信号はFPGAを経由しH8のNMI端子に接続されていますので低消費電力状態からの復帰にも利用できます。詳細については後章の機能レジスタで説明します。

NAND型フラッシュメモリーは株式会社東芝製「TC5832FT」または「TC5864FT」相当品を搭載します。このメモリーはそれぞれ2M、4M、8Mバイトのメモリー容量を持ち、主にストレージメモリーとして利用します（プログラムメモリーとしては利用できません）。

AT8010の構成図を図1に示します。

図1 AT8010 構成図



1.2 概観

基板外形及び嵌合コネクタのプリント基板パターン図を以下に示します。

図2 基板寸法図

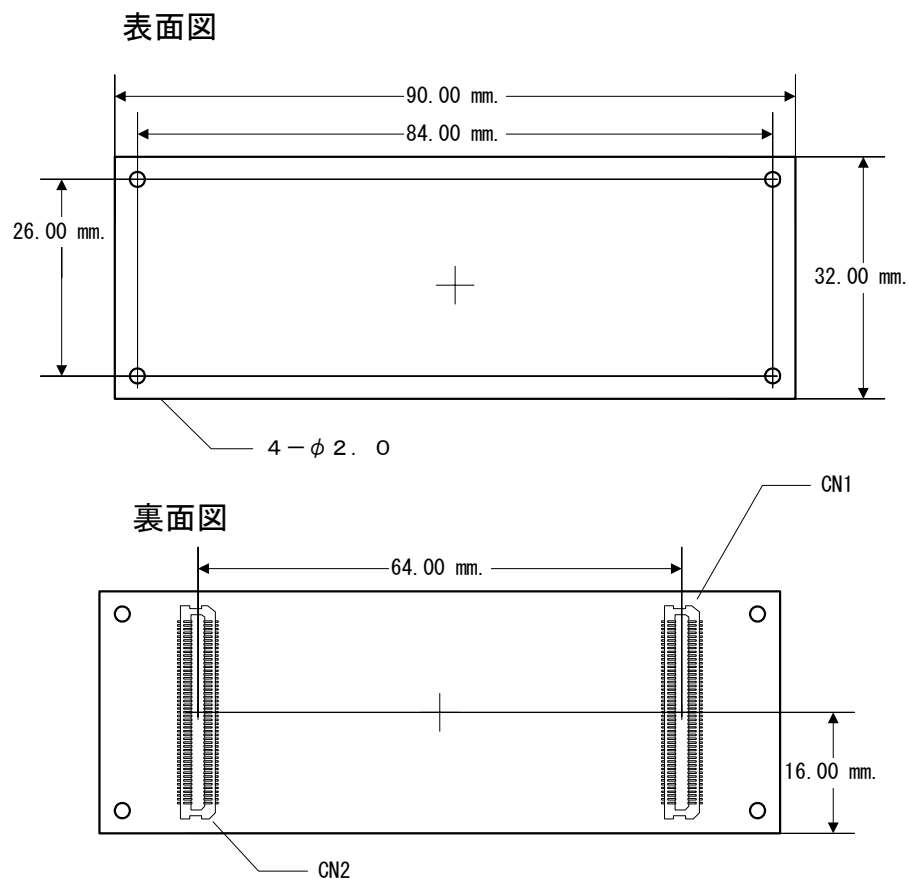
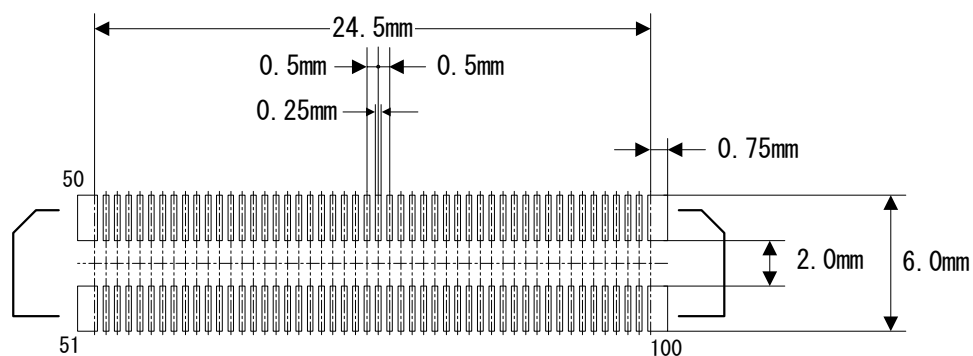


図3 嵌合コネクタパターン図

嵌合コネクタ基板パターン



1.3 端子構成

AT8010はH8の端子を可能な限り外部へ出すことを考慮し、外部接続コネクタに松下電工株式会社製 狭ピッチ多極コネクタ「AXK5S00045」を採用しました。これに嵌合するコネクタは同社製「AXK6S00545P」となります。概観図にプリント基板パターン図を添付しました。端子番号もその図を参照してください。

以下に**AT8010**の端子表を示します。信号名に*がついているものはH8マイコンに直接接続されています。

CN1 端子表

端 子 番 号	端 子 名	説 明
1, 50, 51, 100	VDD	電源(+5V)
10, 19, 26, 32, 41, 60, 69, 75, 82, , 91	GND	グラウンド
2 - 9, 11 - 18, 33 - 40, 70 - 72, 76, 77, 80	NC	何も接続しないでください。
20	IO30/ $\overline{\text{IOE0}}$	I/Oまたはアドレスデコード信号(FFF000 H - FFF0FF H)
21	IO31/ $\overline{\text{IOE1}}$	I/Oまたはアドレスデコード信号(FFF100 H - FFF1FF H)
22	IO32/ $\overline{\text{IOE2}}$	I/Oまたはアドレスデコード信号(FFF200 H - FFF2FF H)
23	IO33/ $\overline{\text{IOE3}}$	I/Oまたはアドレスデコード信号(FFF300 H - FFF3FF H)
24	IO34/ $\overline{\text{IOE4}}$	I/Oまたはアドレスデコード信号(FFF400 H - FFF4FF H)
25	IO35/ $\overline{\text{IOE5}}$	I/Oまたはアドレスデコード信号(FFF500 H - FFF5FF H)
42	*A23/TIOCA1/TP4/PA4	機能ポート(ユーザーモード3～6ではアドレスバス)
43	*A22/TIOCB1/TP5/PA5	機能ポート(ユーザーモード3～6ではアドレスバス)
44	*A21/TIOCA2/TP6/PA6	機能ポート(ユーザーモード3～6ではアドレスバス)
45	*A20/TIOCB2/TP7/PA7	機能ポート(ユーザーモード3～6ではアドレスバス)
46	*A19	アドレスバス
47	*A18	アドレスバス
48	*A17	アドレスバス
49	*A16	アドレスバス
52	*A15	アドレスバス
53	*A14	アドレスバス
54	*A13	アドレスバス
55	*A12	アドレスバス
56	*A11	アドレスバス
57	*A10	アドレスバス

端子番号	端子名	説明
58	*A9	アドレスバス
59	*A8	アドレスバス
61	*A7	アドレスバス
62	*A6	アドレスバス
63	*A5	アドレスバス
64	*A4	アドレスバス
65	*A3	アドレスバス
66	*A2	アドレスバス
67	*A1	アドレスバス
68	*A0	アドレスバス
73	*P63/ \overline{AS}	ポート / アドレスストローブ信号出力
74	*P60/ \overline{WAIT}	ポート / ウェイト信号入力
78	* \overline{LWR}	D0～D8書込ストローブ信号
79	* \overline{HWR}	D8～D15書込ストローブ信号
81	* \overline{RD}	バス読出信号出力
83	*D7/P47	ポート / データバス
84	*D6/P46	ポート / データバス
85	*D5/P45	ポート / データバス
86	*D4/P44	ポート / データバス
87	*D3/P43	ポート / データバス
88	*D2/P42	ポート / データバス
89	*D1/P41	ポート / データバス
90	*D0/P40	ポート / データバス
92	*D15	データバス (AT8010内部ではD7)
93	*D14	データバス (AT8010内部ではD6)
94	*D13	データバス (AT8010内部ではD5)
95	*D12	データバス (AT8010内部ではD4)
96	*D11	データバス (AT8010内部ではD3)
97	*D10	データバス (AT8010内部ではD2)
98	*D9	データバス (AT8010内部ではD1)
99	*D8	データバス (AT8010内部ではD0)

CN2 端子表

端 子 番 号	端 子 名	説 明
1, 50, 51,100	VDD	電源(+5V)
10, 19, 26, 32, 41, 60, 69, 75, 82, , 91	GND	グランド
49, 52	VBU	RTC用バックアップ電源接続端子(1V~5 V)
15,16,23-25,27,35-38, 42-48,55-57, 59	NC	何も接続しないでください
2	*TIOCA3/TP8/PB0	機能ポート
3	*TIOCB3/TP9/PB1	機能ポート
4	*TIOCA4/TP10/PB2	機能ポート
5	*TIOCB4/TP11/PB3	機能ポート
6	*TOCXA4/TP12/PB4	機能ポート
7	*TOCXAB4/TP13/PB5	機能ポート
8	*DREQ0/TP14/PB6	機能ポート
9	*ADTRG/DREQ1/TP15/PB7	機能ポート
11	*PA0/TP0/TEND0/TCLKA	機能ポート
12	*PA1/TP1/TEND1/TCLKB	機能ポート
13	*PA2/TP2/TIOCA0/TCLKC	機能ポート
14	*PA3/TP3/TIOCB0/TCLKD	機能ポート
17	IO20	入出力ポート
18	IO17/DB7	入出力ポートまたは拡張データバス
20	IO16/DB6	入出力ポートまたは拡張データバス
21	IO15/DB5	入出力ポートまたは拡張データバス
22	IO14/DB4	入出力ポートまたは拡張データバス
23	IO13/DB3	入出力ポートまたは拡張データバス
24	IO12/DB2	入出力ポートまたは拡張データバス
25	IO11/DB1	入出力ポートまたは拡張データバス
27	IO10/DB0	入出力ポートまたは拡張データバス
33	*P61/BREQ	機能ポート
34	*P62/BACK	機能ポート
39	*STBY	スタンバイ端子
40	NMI	FPGAを介しH8マイコンのNMI端子に接続
53	RES	リセット入力
54	PRES	外部リセット信号出力
58	*PHI	クロック出力(9.8304MHz)
59	32KOUT	RTC調整用(32KHz出力)

端子番号	端子名	説明
61	IO07	入出力ポート
62	IO06/FMCS	入出力ポートまたはNAND型フラッシュメモリーのチップ選択信号
63	IO05/FMRB	入出力ポートまたはNAND型フラッシュメモリーのビジー信号
64	IO04/FMWE	入出力ポートまたはNAND型フラッシュメモリーの書込信号
65	IO03/FMRE	入出力ポートまたはNAND型フラッシュメモリーの読出信号
66	IO02	入出力ポート
67	IO01/FMCLE	入出力ポートまたはNAND型フラッシュメモリーのアドレス選択信号
68	IO00/FMALE	入出力ポートまたはNAND型フラッシュメモリーのコマンド選択信号
70	*Avdd	アナログ電源
71	*Avref	アナログリファレンス
72	*P70/AN0	機能ポート
73	*P71/AN1	機能ポート
74	*P72/AN2	機能ポート
76	*P73/AN3	機能ポート
77	*P74/AN4	機能ポート
78	*P75/AN5	機能ポート
79	*P76/AN6/DA0	機能ポート
80	*P77/AN7/DA1	機能ポート
81	AVSS	アナロググランド
83	*P80/RFSH/ $\overline{\text{IRQ0}}$	機能ポート
84	*P81/ $\overline{\text{CS3}}$ / $\overline{\text{IRQ1}}$	機能ポート
85	*P82/ $\overline{\text{CS2}}$ / $\overline{\text{IRQ2}}$	機能ポート
86	*P83/ $\overline{\text{CS1}}$ / $\overline{\text{IRQ3}}$	機能ポート
87	*P84/ $\overline{\text{CS0}}$	機能ポート
88	* $\overline{\text{IRQ5}}$ /SCK1/P95	機能ポート
89	* $\overline{\text{IRQ4}}$ /SCK0/P94	機能ポート
90	*RXD1/P93	機能ポート
92	*RXD0/P92	プログラム書き換え時の受信ポート
93	*TXD0/P90	プログラム書き換え時の送信ポート
94	*TXD1/P91	機能ポート
95	CLKC	RTC調整用クロック出力インーブル端子
96	M3	モード設定端子
97	M2	モード設定端子
98	M1	モード設定端子
99	M0	モード設定端子

1.4 アドレスマップ

AT8010のモード別アドレスマップを以下に示します。

図 4 アドレスマップ 1

AT8010 SYSTEM MODE 0, 1 (H8/3042 MODE 5)		AT8010 SYSTEM MODE 2, 3 (H8/3042 MODE 1)		AT8010 USER MODE 0 (H8/3042 MODE 1)		AT8010 USER MODE 1 (H8/3042 MODE 1)	
00000 H	BOOT/BIOS ROM 64KB	00000 H	SYSTEM ROM 128KB	00000 H	USER ROM 384KB	00000 H	USER ROM 384KB
95555 H		15555 H	SYSTEM RESERVE 384KB	55555 H		55555 H	SYSTEM ROM 128KB
	SYSTEM RESEVE 512KB	75555 H	EXTERN ADDRESS		EXTERN ADDRESS	75555 H	EXTERN ADDRESS
85555 H	EXTERN ADDRESS			65555 H	STATIC RAM 128KB	65555 H	STATIC RAM 128KB
65555 H		65555 H			EXTERN ADDRESS	FF555 H	EXTERN ADDRESS
FF555 H	STATIC RAM 128KB	FF555 H	EXTERN ADDRESS	FF555 H	PERIPHERAL DEVICE CONTROL	FF555 H	PERIPHERAL DEVICE CONTROL
FF555 H	EXTERN ADDRESS						
	PERIPHERAL DEVICE CONTROL	FF555 H	AT8010 機能レジスタ RTC	FF555 H	AT8010 機能レジスタ RTC	FF555 H	AT8010 機能レジスタ RTC
FF605 H	レジスタ	FF605 H	レジスタ	FF605 H	レジスタ	FF605 H	レジスタ
FF615 H	SYSTEM RESERVE	FF615 H	SYSTEM RESERVE	FF615 H	SYSTEM RESERVE	FF615 H	SYSTEM RESERVE
FF620 H		FF620 H		FF620 H		FF620 H	
FF705 H	内臓RAM	FF705 H	内臓RAM	FF705 H	内臓RAM	FF705 H	内臓RAM
FF710 H		FF710 H		FF710 H		FF710 H	
FFF05 H	内臓I/Oレジスタ	FFF05 H	内臓I/Oレジスタ	FFF05 H	内臓I/Oレジスタ	FFF05 H	内臓I/Oレジスタ
FFF10 H		FFF10 H		FFF10 H		FFF10 H	
FFFFF H		FFFFF H		FFFFF H		FFFFF H	

図 5 アドレスマップ 2

AT8010 Memory map 2

AT8010 USER MODE 2 (H8/3042 MODE 3)		AT8010 USER MODE 3 (H8/3042 MODE 3)		AT8010 USER MODE 4 (H8/3042 MODE 3)		AT8010 USER MODE 5 (H8/3042 MODE 3)	
000000 H	USER ROM 384KB	000000 H	USER ROM 384KB	000000 H	USER ROM 384KB	000000 H	USER ROM 384KB
05FFFF H		05FFFF H		05FFFF H		05FFFF H	
060000 H	EXTERNAL ADDRESS	060000 H		060000 H	EXTERNAL ADDRESS	060000 H	EXTERNAL ADDRESS
07FFFF H		07FFFF H		07FFFF H		07FFFF H	
080000 H	STATIC RAM 128KB	080000 H	STATIC RAM 128KB	080000 H	STATIC RAM 128KB	080000 H	STATIC RAM 128KB
09FFFF H	EXTERNAL ADDRESS	09FFFF H	EXTERNAL ADDRESS	09FFFF H	EXTERNAL ADDRESS	09FFFF H	EXTERNAL ADDRESS
0A0000 H	PERIPHERAL DEVICE CONTROL	0A0000 H	PERIPHERAL DEVICE CONTROL	0A0000 H	PERIPHERAL DEVICE CONTROL	0A0000 H	PERIPHERAL DEVICE CONTROL
0BFFFF H	AT8010 機能レジスタ	0BFFFF H	AT8010 機能レジスタ	0BFFFF H	AT8010 機能レジスタ	0BFFFF H	AT8010 機能レジスタ
0C0000 H	RTC レジスタ	0C0000 H	RTC レジスタ	0C0000 H	RTC レジスタ	0C0000 H	RTC レジスタ
0DFFFF H	EXTERNAL ADDRESS	0DFFFF H	EXTERNAL ADDRESS	0DFFFF H	EXTERNAL ADDRESS	0DFFFF H	EXTERNAL ADDRESS
0E0000 H		0E0000 H		0E0000 H		0E0000 H	
0E61F0 H	内蔵RAM	0E61F0 H	内蔵RAM	0E61F0 H	内蔵RAM	0E61F0 H	内蔵RAM
0FFFFF H	内蔵 I/Oレジスタ	0FFFFF H	内蔵 I/Oレジスタ	0FFFFF H	内蔵 I/Oレジスタ	0FFFFF H	内蔵 I/Oレジスタ

第2章 動作モード

AT8010はユーザーのプログラムが動作するユーザーモードとユーザーのプログラムの書き換えなどを行うシステムモードに大別されます。モードの切り替えは端子MD0～MD3の4本のモード端子で行い、6つのユーザーモードと5つのシステムモードに切り替わります。

H8マイコンにも動作モードがありますが、**AT8010**ではH8のモード1、3、5の3つのモードいずれかのモードで動作します。ユーザーモードでは、H8のモード1または3で、システムモードはH8のモード5または1で動作します。

モード端子とモードの設定を表1に示します。

表 1 モード設定表

	モード端子状態(1でHighレベル)				H8 モード	
	MD3	MD2	MD1	MD0		
ユーザーモード	1	1	1	1	1	ユーザーモード 0
	1	1	1	0	1	ユーザーモード 1
	1	1	0	1	3	ユーザーモード 2
	1	1	0	0	3	ユーザーモード 3
	1	0	1	1	3	ユーザーモード 4
	1	0	1	0	3	ユーザーモード 5
	1	0	0	1	-	未使用
	1	0	0	0	-	未使用
システムモード	0	1	1	1	5	システムモード 0
	0	1	1	0	5	システムモード 1
	0	1	0	1	1	システムモード 2
	0	1	0	0	1	システムモード 3
	0	0	1	1	-	未使用
	0	0	1	0	-	未使用
	0	0	0	1	-	未使用
	0	0	0	0	5	システムプログラム書換モード

モード端子は開放状態で1（Highレベル）になっています。

第3章 AT8010機能ポート

AT8010には23本の I/O 端子があり、入出力及び機能ポートとして利用できます。各機能ポートは初期状態で入力ポートとして設定されており、機能選択レジスタで機能を指定します。レジスタは各機能毎に4分割されており、それぞれ、NAND型フラッシュメモリ制御（8ビット）、8ビットバス（8ビット）、デバイス選択信号出力（6ビット）となっています。また、各機能毎に、機能設定レジスタ、方向設定レジスタ、データレジスタが用意されています。

3.1 入出力ポート

AT8010の各機能ポートは初期状態で入力ポートとして設定されています。機能設定レジスタの各ビットが0の時、入出力ポートとして機能します。入出力方向設定レジスタのそれぞれのビットが0の時、入力ポート、1の時、出力ポートとなります。設定された各ポートの状態は、データレジスタに反映されます。入力に設定されたポートがH i g hレベルの場合、データレジスタのビットが1、L o wレベルの場合、0が読み出されます。出力に設定されたポートはデータレジスタのビットに1を書き込むとH i g hレベルが出力され、0を書き込むとL o wレベルが出力されます。

入力に設定されたポートに対応するデータレジスタビットに書き込みを行っても無効となります。

3.2 外部デバイス選択信号

AT8010に搭載されたFPGAはH8マイコンの24ビットアドレス出力信号(A0～A23)により、アドレスデコード信号を作成し出力します。この信号はIO30～IO35端子に割り当てられており、機能レジスタでIO端子として利用するか、デコード信号として利用するかを選択できます。

H8/3042には1M及び16Mバイトのアドレスモードがあり、それぞれのモードでデバイスのマッピングが異なります。以下の表に各デバイスを選択するアドレスを記します。

AT8010モード0～3のマッピング (H8モード1)

アドレス	端子名
0FF000 h～0FF0FF h	IO30 / $\overline{\text{IOE0}}$
0FF100 h～0FF1FF h	IO31 / $\overline{\text{IOE1}}$
0FF200 h～0FF2FF h	IO32 / $\overline{\text{IOE2}}$
0FF300 h～0FF3FF h	IO33 / $\overline{\text{IOE3}}$
0FF400 h～0FF4FF h	IO34 / $\overline{\text{IOE4}}$
0FF500 h～0FF5FF h	IO35 / $\overline{\text{IOE5}}$

AT8010モード6, 7のマッピング (H8モード3)

アドレス	端子名
FFF000 h～FFF0FF h	IO30 / $\overline{\text{IOE0}}$
FFF100 h～FFF1FF h	IO31 / $\overline{\text{IOE1}}$
FFF200 h～FFF2FF h	IO32 / $\overline{\text{IOE2}}$
FFF300 h～FFF3FF h	IO33 / $\overline{\text{IOE3}}$
FFF400 h～FFF4FF h	IO34 / $\overline{\text{IOE4}}$
FFF500 h～FFF5FF h	IO35 / $\overline{\text{IOE5}}$

これらの機能を使用するには機能レジスタの「IO3SL」を設定します。
IO3SLレジスタのビット0からビット5はそれぞれIOE0からIOE5の設定になっており、ビットを1にすることにより、アドレスデコード信号の出力になります。



注意

AT8010のモード 3～6を利用する場合、以下の事に注意してください。
H8/3042 のモード3は初期状態でA20からA23端子は出力状態になっていません。
機能ポートを出力に設定してください。
また、

3.3 8ビットバス

CPUのバスとは独立した8ビットの入出力データバスとして利用可能なI/O端子を用意してあります(I/O10～I/O17端子)。前述の $\overline{\text{IOE}}$ 信号を選択し $\overline{\text{IOE}}$ の出力範囲でデータバスとして利用します。

8ビットバス機能レジスタ(I/O1SL)のビット7(BUS)を1に設定し、ビット0からビット2の3ビットで対応させるアドレス範囲を選択します。

3.4 NAND型フラッシュメモリ制御信号

オプションで搭載可能なNAND型フラッシュメモリは通常メモリと異なり、アドレスバスがありません。また、読み出し、書き込み、消去などはコマンドを用い実行します。

フラッシュメモリは上記機能を実現するために特殊な端子があり、「AT8010」はこの端子を制御するためのレジスタを用意してあります。

この端子はI/O00～I/O07に割り当てられており、入出力ポートまたは機能端子として選択可能になっています。

3.5 割り込み制御

AT8010はオプションで搭載されるRTCのアラーム、インターラプト信号及び外部信号を取り込みH8のNMI端子に出力する機能があります。

H8マイコンの端子名は“NMI”ですが、AT8010では、それぞれの信号のマスク、入力エッジの切り替えが可能になっています。(入力エッジ切り替えは外部入力のみとする)

3.6 リセット制御

外部リセット信号、H8リセット出力、電圧検出器の出力を管理しシステムにリセット信号を出力します。

外部からの信号($\overline{\text{RES}}$ 端子)はAT8010の回路上でプルアップされており、LowにすることによりH8マイコン及び周辺回路をリセットします(PRES端子へ出力)。

H8から出力される信号 $\overline{\text{RESO}}$ 端子はワンショットタイマーの出力で、通常はHigh状態となっており、内臓周辺機器及びPRES端子へ出力されます。

電圧検出器の信号は電源電圧が約4.8Vを切ると出力され、H8マイコン、FPGA、内臓周辺機器、PRES端子へ出力されます。

PRES端子及びH8マイコンへのリセット出力はH8マイコンのクロックで32クロック以上のLow区間を確保し出力されます。

また、PRES端子は機能レジスタで任意にLow出力できるようになっています。

第4章 機能レジスタ

機能レジスタとは、前項で説明した機能ポートの設定、動作モードの判定など行う、ユーザーインターフェースを示します。ユーザーはこのレジスタで**AT8010**の機能を設定します。以下に機能レジスタの一覧を示します。

機能レジスタ一覧

アドレス	レジスタ名	機能
FF600 h	NMIC	割り込み制御
FF601 h	IO0D	IO0ポートデータレジスタ
FF602 h	IO0DI	IO0ポート方向設定レジスタ
FF603 h	IO0SL	IO0ポート機能設定レジスタ（フラッシュメモリー制御レジスタ）
FF604 h	FMDT	フラッシュメモリーデータバス
FF605 h	IO1D	IO1ポートデータレジスタ
FF606 h	IO1DI	IO1ポート方向設定レジスタ
FF607 h	IO1SL	IO1ポート機能設定レジスタ（バス制御レジスタ1）
FF60B h	IO3D	IO3ポートデータレジスタ
FF60C h	IO3DI	IO3ポート方向設定レジスタ
FF60D h	IO3SL	IO3ポート機能設定レジスタ（IOE制御レジスタ）
FF60E h	WDTC	ウォッチドックタイマー設定レジスタ（オプションのRTC搭載時使用可能）
FF60F h	SYSCTL	システム制御レジスタ

機能レジスタビット名称

レジスタ名	b7	b6	b5	b4	b3	b2	b1	b0
NMIC	NMIS	RTAE	RTIE	NMIE		RTAG	RTIG	NMIG
IO0D	IO07	IO06	IO05	IO04	IO03	IO02	IO01	IO00
IO0DI	IOD07	IOD06	IOD05	IOD04	IOD03	IOD02	IOD01	IOD00
IO0SL	FME							
FMDB	D7	D6	D5	D4	D3	D2	D1	D0
IO1D	IO17	IO16	IO15	IO14	IO13	IO12	IO11	IO10
IO1DI	IOD17	IOD16	IOD15	IOD14	IOD13	IOD12	IOD11	IOD10
IO1SL	BUS					SL2	SL1	SL0
IO3D			IO35	IO34	IO33	IO32	IO31	IO30
IO3DI			IOD35	IOD34	IOD33	IOD32	IOD31	IOD30
IO3SL		IOE6E	IOE5E	IOE4E	IOE3E	IOE2E	IOE1E	IOE0E
WDTC	RST							WDTE
SYSCTL	PRES	MDC	RES	HAE	MD3	MD2	MD1	MD0

4.1 割込制御レジスタ (NMIC)

AT8010にオプションで搭載するリアルタイムクロックのアラーム出力および定周期出力と、コネクタのNMI端子は、FPGAを介し、H8マイコンのNMI端子に接続されています。このレジスタはH8マイコンのNMI端子に出力する信号を制御します。H8のNMIに接続された端子は通常Highレベルですので、H8マイコンのNMIエッジ選択は初期値の立ち下がりエッジに設定してください。また、**AT8010**に搭載されるRTCはモードによって、アラームまたは定周期パルスの出力が自動復帰しない場合があります。この場合、RTAG、RTIGに0を描きこむと、再びNMIが発生します。RTCのレジスタでアラームまたは定周期パルス出力をクリアしてから実行してください。

	b7	b6	b5	b4	b3	b2	b1	B0
NMIC	NMIS	RTAE	RTIE	NMIE		RTAG	RTIG	NMIG
初期値	0	0	0	0	0	0	0	0
方向	R/W	R/W	R/W	R/W		R/W	R/W	R/W

■NMISビット (ビット7)

外部端子 (NMI端子) での、割込を発生させるエッジを選択します。0で立ち下がり、1で立ち上がりエッジになります。

■RTAEビット (ビット6)

RTCのアラーム割込をマスクします。0で禁止、1で許可。

■RTIEビット (ビット5)

RTCの定周期割込をマスクします。0で禁止、1で許可。

■NMIEビット (ビット4)

外部端子 (NMI端子) の割込をマスクします。0で禁止、1で許可。

■RTAGビット (ビット2)

RTCのアラーム割込が発生したことを通知します。RTCのアラーム割込が発生すると、本ビットが1となります。本ビットは自動的にクリアされませんので、0を書き込んでクリアしてください。クリアしなくても割込みは発生します。

■RTIGビット (ビット1)

RTCの定周期割込が発生したことを通知します。RTCの定周期割込が発生すると、本ビットが1となります。本ビットは自動的にクリアされませんので、0を書き込んでクリアしてください。クリアしなくても割込みは発生します。

■NMIGビット (ビット0)

外部端子 (NMI端子) が変化したことを通知します。外部端子が変化 (NMISビットで設定されたエッジの方向により検出する変化) すると、本ビットが1になります。本ビットは自動的にクリアされませんので、0を書き込んでクリアしてください。クリアしなくても割込みは発生します。

RTAG、RTIG、NMIGビットはそれぞれのマスクビットでマスクしても、それぞれの入力に変化があればセットされます。利用する場合マスク解除後、一度クリアしたほうが良いでしょう。

4.2 I O Oポート

■ I O Oポートデータレジスタ (I O O D)

I O OポートデータレジスタはI O O 0からI O O 7端子の状態をモニターしたり、端子の状態を設定するレジスタです。後述のI O O D I方向設定レジスタまたはI O O S L機能設定レジスタにより入出力の方向が決定します。また、このポートはオプションのNAND型フラッシュメモリーの制御端子にもなりますので、フラッシュメモリーの制御にも使用します。

	b7	b6	b5	b4	b3	b2	b1	b0
IO0D	IO07	IO06	IO05	IO04	IO03	IO02	IO01	IO00
初期値	-	-	-	-	-	-	-	-
方 向	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

ポートの設定が出力に設定されている場合、本レジスタのポートに対応するビットをセットする（1にする）とH i g hレベルを出力し、クリアする（0にする）とL o wレベルを出力します。ポートの設定が入力に設定されている場合、本レジスタのポートに対応するビットを読み出すと、ポートに与えられた電位がH i g hの場合1が読み出され、L o wの場合0が読み出されます。

■ I O Oポート方向設定レジスタ (I O O D I)

I O Oポート方向設定レジスタはI O Oポートの入出力方向を指定するレジスタです。1端子につき1ビットが対応しています。このレジスタの設定はI O Oポート機能設定レジスタのFMEビットが1の場合無効になり、フラッシュメモリーのデータバスに割り当てられます。

	b7	b6	b5	b4	b3	b2	b1	b0
IO0DI	IOD07	IOD06	IOD05	IOD04	IOD03	IOD02	IOD01	IOD00
初期値	0	0	0	0	0	0	0	0
方 向	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

FMEビットが0の場合、本レジスタのポートに対応するビットを1に設定するとそのポートは出力ポートになり、0を設定すると入力ポートになります。

■ I O Oポート機能設定レジスタ (I O O S L)

I O Oポート機能設定レジスタはI O Oポートの端子機能を設定するレジスタです。I O OポートはオプションのNAND型フラッシュメモリーを制御する端子です。

	b7	b6	b5	b4	b3	b2	b1	b0
IO0SL	FME							
初期値	0							
方 向	R/W							

本レジスタのFMEビット（ビット7）を1にするとI O Oポート方向設定レジスタのすべてのビットは無効になります。

I O O 0ポート（ $\overline{\text{ALE}}$ 信号）、I O O 1ポート（ $\overline{\text{CLE}}$ 信号）、I O O 3ポート（ $\overline{\text{FMWE}}$ 信号）、I O O 4ポート（ $\overline{\text{FMWE}}$ 信号）、I O O 6ポート（ $\overline{\text{FMCS}}$ 信号）及びI O O 7ポートが出力となり、I O O 2ポート及びI O O 5ポート（ $\overline{\text{FMRB}}$ 信号）が入力になります。 $\overline{\text{FMWE}}$ に割り当てられたポートはI O Oポート方向設定レジスタに書き込むとH 8マイコンのWR信号が出力される区間でL oを出力します。 $\overline{\text{FMRB}}$ に割り当てられたポートはI O Oポート方向設定レジスタを読み込むとH 8マイコンのRD信号が出力される区間でL oを出力します。

ALE、CLEに割り当てられたポート及びI O O 7ポートは通常の出力量ポート、FMRBに割り当てられたポート及びI O O 2ポートはは通常の入力量ポートとして取り扱いします。

4.3 I O 1ポート

■ I O 1ポートデータレジスタ (I O 1 D)

I O 1ポートデータレジスタはI O 1 0からI O 1 7端子の状態をモニターしたり、端子の状態を設定するレジスタです。後述のI O 1 D I方向設定レジスタまたはI O 1 S L機能設定レジスタにより入出力の方向が決定します。

	B7	b6	b5	b4	b3	b2	b1	b0
IO1D	IO17	IO16	IO15	IO14	IO13	IO12	IO11	IO10
初期値	-	-	-	-	-	-	-	-
方 向	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

ポートの設定が出力に設定されている場合、本レジスタのポートに対応するビットをセットする（1にする）とH i g hレベルを出力し、クリアする（0にする）とL o wレベルを出力します。ポートの設定が入力に設定されている場合、本レジスタのポートに対応するビットを読み出すと、ポートに与えられた電位がH i g hの場合1が読み出され、L o wの場合0が読み出されます。このレジスタはI O 1ポートを機能ポートとして利用する場合、書き込み無効となり、読み出した場合はバスの状態が読み出されます。

■ I O 1 ポート方向設定レジスタ (I O 1 D I)

I O 1 ポート方向設定レジスタは I O 1 ポートの入出力方向を指定するレジスタです。1 端子につき 1 ビットが対応しています。このレジスタの設定は I O 1 ポート機能設定レジスタの B U S ビットが 1 の場合無効になります。

	B7	b6	b5	b4	b3	b2	b1	B0
IO1DI	IOD17	IOD16	IOD15	IOD14	IOD13	IOD12	IOD11	IOD10
初期値	0	0	0	0	0	0	0	0
方 向	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

本レジスタのポートに対応するビットを 1 に設定するとそのポートは出力ポートになり、0 を設定すると入力ポートになります。

■ I O 1 ポート機能設定レジスタ (I O 1 S L)

I O 1 ポート機能設定レジスタは I O 1 ポートの端子機能を設定するレジスタです。I O 1 ポートは C P U のバスとは独立した 8 ビットバスとして利用できます。

	b7	b6	b5	b4	b3	b2	b1	b0
IO1SL	BUS					SL2	SL1	SL0
初期値	0					0	0	0
方 向	R/W					R/W	R/W	R/W

本レジスタの B U S ビット (ビット 7) を 1 に設定すると、I O 1 0 から I O 1 7 がデータバスとして設定されます。また、S L 2 から S L 0 ビットで、バスとして利用するアドレス範囲を選択できます。アドレス範囲として、6 つの外部デバイス選択信号出力から選択できます。

選択アドレス	SL2	SL1	SL0
$\overline{\text{IOE0}}$ の出力範囲	0	0	0
$\overline{\text{IOE1}}$ の出力範囲	0	0	1
$\overline{\text{IOE2}}$ の出力範囲	0	1	0
$\overline{\text{IOE3}}$ の出力範囲	0	1	1
$\overline{\text{IOE4}}$ の出力範囲	1	0	0
$\overline{\text{IOE5}}$ の出力範囲	1	0	1

4.4 IO3ポート

■ IO3ポートデータレジスタ (IO3D)

IO3ポートデータレジスタはIO30からIO35端子の状態をモニターしたり、端子の状態を設定するレジスタです。IO3DI方向設定レジスタまたはIO3SL機能設定レジスタにより入出力の方向が決定します。

	b7	b6	b5	b4	b3	b2	b1	b0
IO3D			IO35	IO34	IO33	IO32	IO31	IO30
初期値			-	-	-	-	-	-
方 向			R/W	R/W	R/W	R/W	R/W	R/W

ポートの設定が出力に設定されている場合、本レジスタのポートに対応するビットをセットする（1にする）とH i g hレベルを出力し、クリアする（0にする）とL o wレベルを出力します。ポートの設定が入力に設定されている場合、本レジスタのポートに対応するビットを読み出すと、ポートに与えられた電位がH i g hの場合1が読み出され、L o wの場合0が読み出されます。

■ IO3ポート方向設定レジスタ (IO3DI)

IO3ポート方向設定レジスタはIO3ポートの入出力方向を指定するレジスタです。1端子につき1ビットが対応しています。IO3ポート機能設定レジスタのポートに対応するビットが1の場合、そのポートに対応する本レジスタのビットは無効になります。

	b7	B6	b5	b4	b3	b2	b1	b0
IO3DI			IOD35	IOD34	IOD33	IOD32	IOD31	IOD30
初期値			1	0	0	0	0	0
方 向			R/W	R/W	R/W	R/W	R/W	R/W

本レジスタのポートに対応するビットを1に設定するとそのポートは出力ポートになり、0を設定すると入力ポートになります。

■ IO3ポート機能設定レジスタ (IO3SL)

IO3ポート機能設定レジスタはIO3ポートの端子機能を設定するレジスタです。IO3ポートは3章で説明した外部デバイス選択信号を出力するポートになっています。

	b7	b6	b5	b4	b3	b2	b1	b0
IO3SL		IOE6E	IOE5E	IOE4E	IOE3E	IOE2E	IOE1E	IOE0E
初期値		1	1	0	0	0	0	0
方 向		R/W	R/W	R/W	R/W	R/W	R/W	R/W

本レジスタのポートに対応する端子のビットを1にすると、IO3DIレジスタの設定に関わらず、外部デバイス選択信号出力端子になります。IO6Eビットを1にセットすると、本モジュールで使用していないアドレス空間のアドレスデコード信号をIO35ポートより出力するようになっております。未使用アドレスを利用する場合はこのビットをONにし、必ずこのポートをアドレスデコード信号としてご利用ください。モードごとに未使用の外部アドレスはさまざまですが、システムモードにおいて使用されるアドレスもあります。この信号を使用することによりアドレスの衝突がないようにしてください。

4.5 ウォッチドックタイマレジスタ (WDTC)

ウォッチドックタイマレジスタはオプションのRTCを搭載した時に有効となります。RTCのTMOU端子より周期的に出力されるパルスを使用し、ウォッチドックタイマとして機能させます。本レジスタを周期的に読み出すことにより、リセットを解除します。

	b7	b6	b5	b4	b3	b2	b1	B0
WDTC	RST							WDTE
初期値	0							0
方 向	R/W							R/W

■ RST ビット (ビット7)

本ビットはウォッチドックタイマによりリセットが掛かった場合1がセットされます。電源投入時のリセット以外は0にクリアされませんので、ウォッチドックタイマによるリセットを判断できます。

■ WDTE ビット (ビット0)

本ビットに1を書き込むとウォッチドックタイマとして機能します。

4.6 システム制御レジスタ (SYSCTL)

システム制御レジスタは**AT8010**のモードを確認したり、周辺機器へのリセットを出力するレジスタです。

	b7	b6	b5	b4	b3	b2	b1	b0
SYSCTL	PRES		RES	HAE	MD3	MD2	MD1	MD0
初期値	0		0	0	x	x	x	x
方 向	R/W	R/W	R/W	R/W	R	R	R	R

■ PRESビット (ビット7)

本ビットをセットすると \sim PRES端子がL oに、クリアするとH iになります。

■ RESビット (ビット5)

本ビットに1を書き込むとシステム全体がリセットします。H8のシステムクロックで32クロックの区間、システム全体がリセット状態になります。

■ HAEビット (ビット4)

本ビットをセットすると \sim PRES端子がL oに、クリアするとH iになります。MD3-MD0ビット (ビット3-ビット0) モード端子の状態をモニターできます。

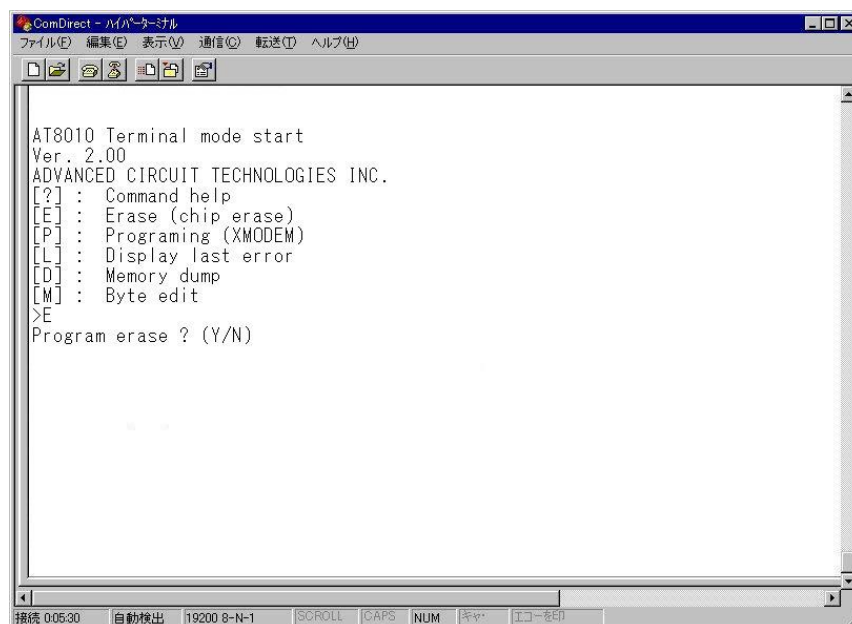
第5章 プログラムの書き換え

AT8010はH8マイコンのSC Iのチャンネル0を利用し、プログラムの変更ができるようになっています(XModem (チェックサム) プロトコルが利用できるターミナルソフトをご利用ください)。**AT8010**のTXD0、RXD0端子をRS232Cレベルコンバーターを介してパソコンのRS232Cコネクタに接続します。パソコンのターミナルソフトを起動し、19200bps、ストップビット1、パリティなし、データ長8ビットに設定します。

モードをシステムモード0になるようにモード端子を設定し、電源をONにしてください。

上記の手続きを行うと次画面の様にメニューが表示されます。

画面A



5.1 コマンドの一覧

プログラムの書き換えを説明する前にメニューに表示されているコマンド一覧を記載します。

	コマンド	名 称	機 能
1	?	Command help	コマンドの一覧を表示します。
2	E	Erase (chip erase)	メモリー消去
3	P	Programing (XMODEM)	プログラムの書き換え
4	L	Display last error	エラー発生時の最後のエラー表示
5	D	Memory Dump	メモリーダンプ
6	M	Byte edit	メモリー内容の書き換え

5.2 コマンド説明

5.2.1 【?】: Command help

■ 説明

ここで使用できるコマンド一覧を表示します。

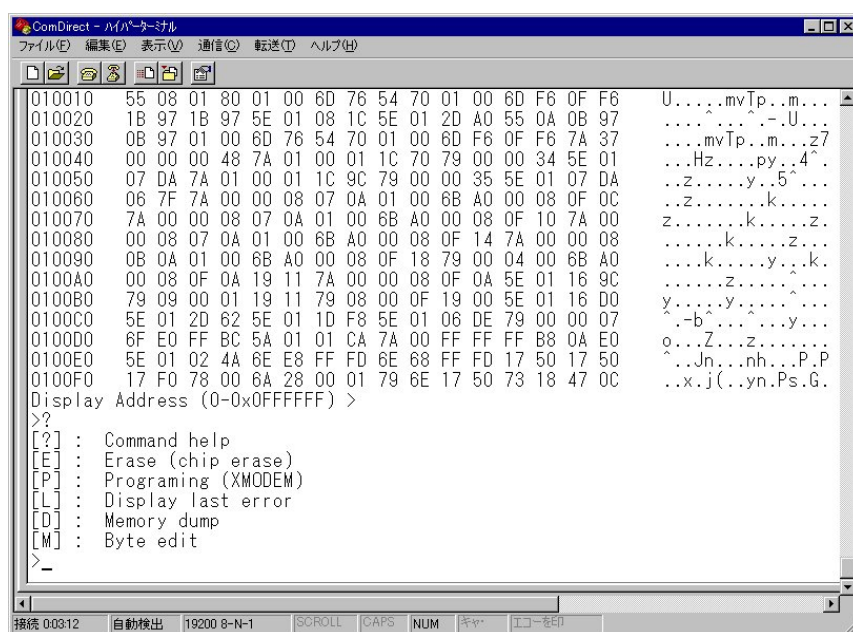
■ フォーマット

?

■ 例

“?” キーを押下するとコマンド一覧が表示されます。(画面B)

画面B



5.2.2 【E】: Erase (chip erase)

■ 説明

プログラムを書き込むメモリの消去を行います。

プログラムを書き換える時、一度メモリを消去してください。

■ フォーマット

E

■ 例

>E

Program erase ? (Y/N)

Erase done

>

“E” キーを押下すると“Program erase ? (Y/N)”メッセージが表示されます。“Y” キーを押下するとメモリ消去を開始し、消去終了すると

“Erase done”メッセージ表示で消去が正常に終了します。

“N” キーを押下するとメモリは消去されず次のコマンド待ち状態になります。

5.2.3 【P】: Programing (XMODEM)

■ 説明

プログラムを書き換えを行います。

■ フォーマット

P

■ 例

5.3項のハイパーターミナルによるプログラム書き換え例を参照してください。

5.2.4 【L】: Display last error

■ 説明

エラー発生時の最後のエラー状態を表示します。

■ フォーマット

L

■ 例

5.2.5 【D】: Memory Dump

■ 説明

指定されたメモリアドレスの内容を表示します。

■ フォーマット

D
<Address>

■ 例

```
>D
Display Address (0-0xFFFFFFF) >010000
```

```
010000 7A 07 00 0A 00 00 01 00 6D F6 0F F6 5E 01 35 06 z.....m...^.5.
010010
.
.
.
```

```
Display Address (0-0xFFFFFFF) >
```

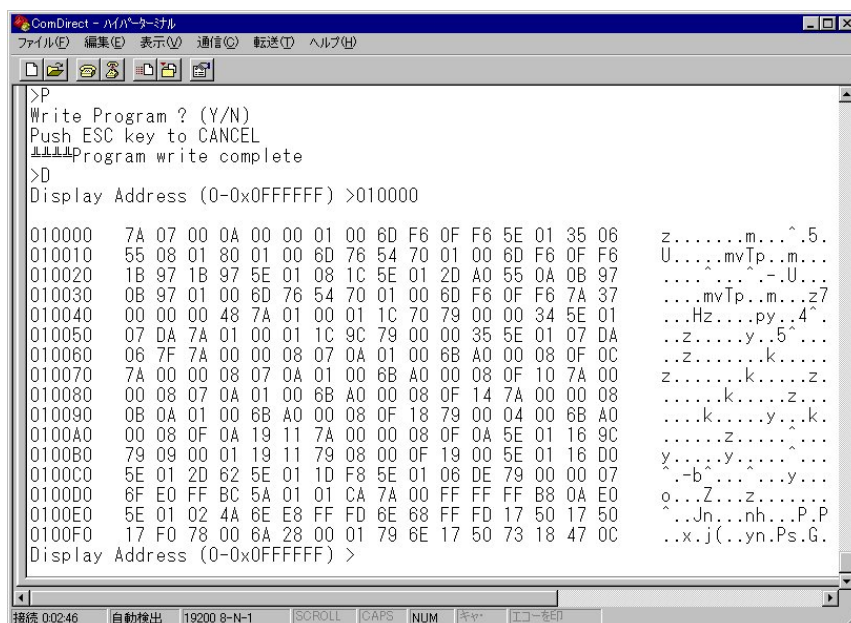
“D” キーを押下すると

“Display Address (0-0xFFFFFFF) >” メッセージが表示され、表示するメモリ内容のアドレスの入力待ちになります。アドレスの入力は0～FFFFFFFFのHEX（16進）コードで指定します。ここでは“010000”と入力します。するとメモリアドレスの010000番地～0100FF番地（HEX）の256バイトの内容が表示されます。（画面C）

256バイト表示後“Display Address (0-0xFFFFFFF) >” メッセージが表示され入力待ちになります。

“Enter” キーを押下すると次のアドレスのメモリ内容256バイトが表示されます。終了するときは“ESC” キーを押下してください。

画面C



5.2.6 【M】: Byte edit

■ 説明

指定されたメモリアドレスの内容を1バイト単位で書き換えをおこないます。

■ フォーマット

M
<Address>

■ 例

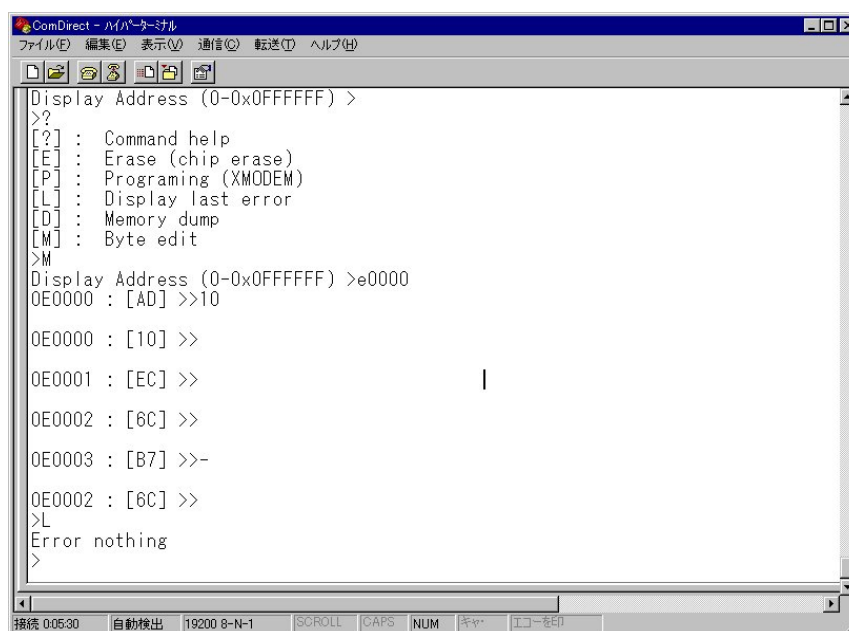
```
>M
Display Address (0-0xFFFFFFF) >e0000
0E0000 : [AD] >>10

0E0001 : [EC] >>
```

“M” キーを押下すると

“Display Address (0-0xFFFFFFF) >” メッセージが表示され、書き換えるメモリのアドレスの入力待ちになります。アドレスの入力は0～FFFFFFのHEX（16進）コードで指定します。ここでは“e0000”と入力します。“0E0000 : [AD] >>”と0E0000番地の内容“AD”がHEXコードで表示され、次に変更するデータの入力待ちになります。この例ではHEXコードの“10”と入力し、“Enter”キーを押下します。（画面D）

画面D



“Enter” キー : アドレスが+1され、入力待ち。

“^” キー : アドレスは変わらず、入力待ち。

“-” キー : アドレスが-1され、入力待ち。

“ESC” キー : メモリ書き換え終了し、コマンド入力待ち。

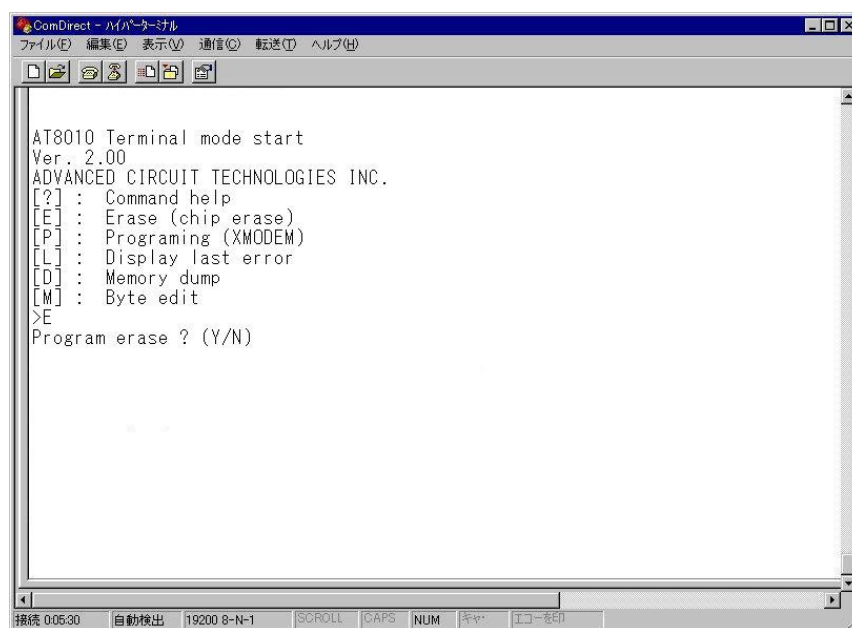
5.3 ハイパーターミナルによるプログラム書き換え例

パソコンのターミナルソフトを起動し、19200bps、ストップビット 1、パリティなし、データ長 8 ビットに設定します。(ハイパーターミナルがない場合は Windows95、98、ME、2000 にありますのでインストールしてください。)

モードをシステムモード 0 になるようにモード端子を設定し、電源を ON にしてください。

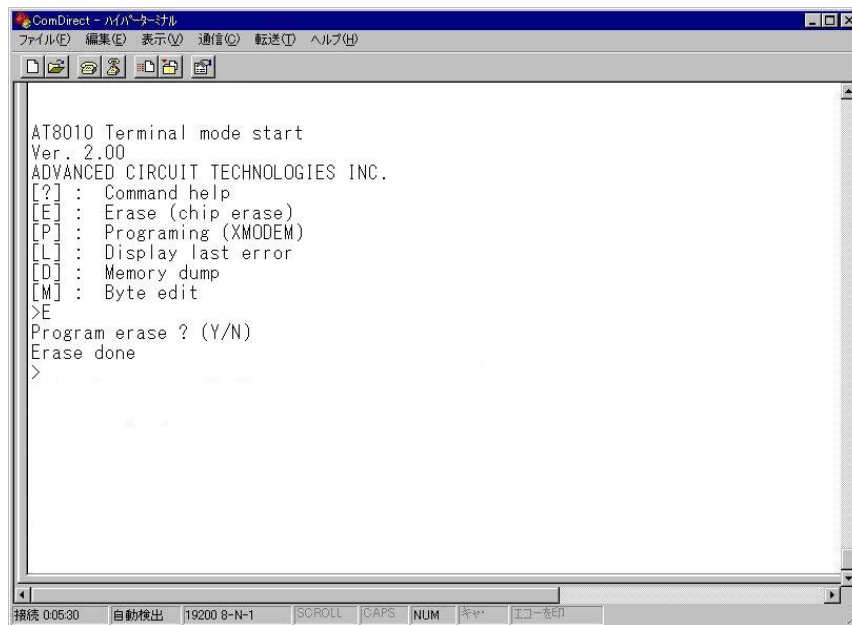
上記の手続きを行うと画面 E の様にメニューが表示されます。

画面 E



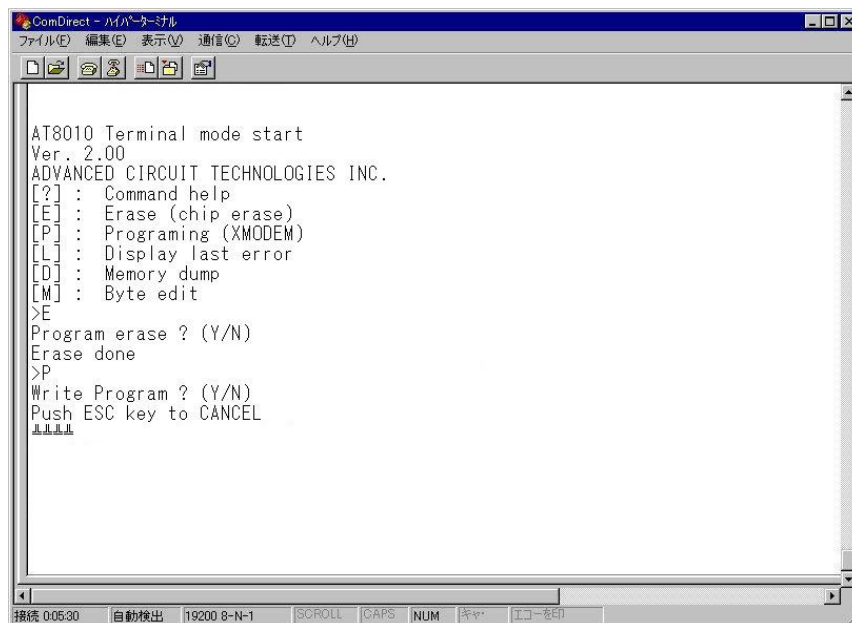
プログラムを書き換える場合まず、メモリーを消去する必要がありますので、メニューの“E” コマンドを入力し、“Y” キーを入力するとメモリーが消去されます。(画面 F)

画面 F

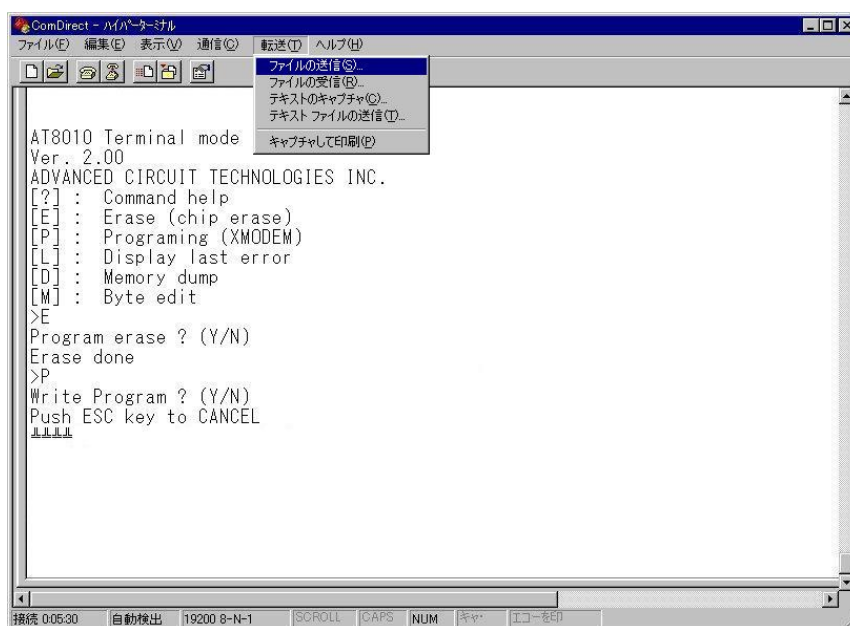


次に、“P” コマンドを入力し、“Y” を入力するとプログラムの転送待ち状態になりますので、ハイパーターミナルのプログラムの転送を行います。(画面 G から K)

画面 G

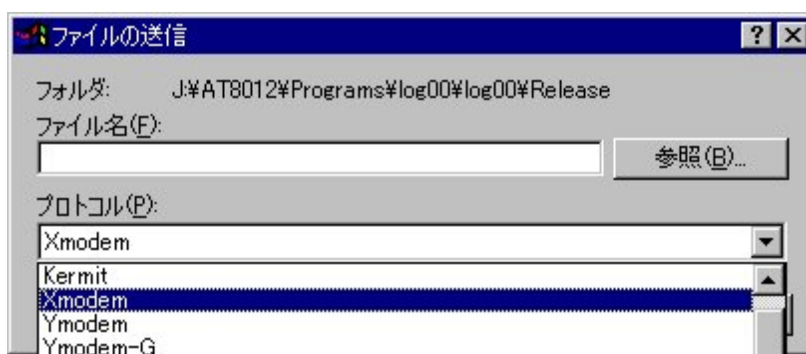


画面 H



ハイパーターミナルのファイル転送を選択

画面 I



プロトコルを X m o d e m に設定し、転送するファイル名称を入力する。
転送するファイルはモトローラ H E X フォーマットファイルを指定してください。

画面 J

データ転送中の画面で、パケットの数値がしばらくたっても上がらない場合はキャンセルを押してから、ESCキーを入力してください。

その後、“L” コマンドを入力し、エラーが発生していないかチェックしてください。

画面 K

正常に終了すると上記画面になります。

第6章 RTCの使い方

オプションで搭載されるリアルタイムクロック（RTC）は株式会社リコー社製「RS5C317A」です。このデバイスはシリアルインターフェースですが、**AT8010**に搭載されたFPGAでパラレル \longleftrightarrow シリアル変換をおこなっていますので、プログラミングの際はレジスタにアドレス及びデータを書き込むだけで設定可能です。RTC設定レジスタを以下に記します。

6.1 レジスタ一覧

レジスタ名	アドレス	機能
RTSTS	0xFFFF610	ステータス・データレジスタ
RTCR	0xFFFF611	読み込みアドレス設定レジスタ
RTCW	0xFFFF612	書き込みアドレス・データ設定レジスタ

6.2 レジスタ機能

■ ステータス・データレジスタ

	b7	B6	b5	b4	b3	b2	b1	b0
RTSTS	BSY				D3	D2	D1	D0
初期値	-				-	-	-	-
方 向	R(/W)	(W)	(W)	(W)	R(/W)	R(/W)	R(/W)	R(/W)

本レジスタはRTCへの送受信ステータス読み込み、受信データの格納、RTCW、RTCRレジスタで設定された内容の送信を開始するためのレジスタです。書き込みを行うと、その直前に設定したレジスタ（RTCRまたはRTCWレジスタ）の内容をRTCに転送（受信）します。読み込みを行うとRTCにデータを転送中はBSYビットが1になります。BSYビットが1の時は本レジスタ及びRTCR、RTCWへのライトはしないでください。RTCRレジスタ書き込み後、本レジスタを書き込み、BSYビットが0になったとき、RTCからのデータ受信終了となり、D3からD0ビットにRTCのデータがセットされます。

■ 読み込みアドレス設定レジスタ

	b7	B6	b5	b4	b3	b2	b1	b0
RTCR	A3	A2	A1	A0				
初期値	-	-	-	-				
方 向	W	W	W	W				

本レジスタはRTCの読み出しアドレスを設定するレジスタです。A3からA0ビットにRTCの読み出しアドレスを設定し、RTSTSレジスタをライトしてください。RTSTSレジスタのBSYビットが1から0になったとき、指定されたアドレスのデータがRTSTSレジスタのD3からD0ビットにセットされます。

■ 書き込みアドレス・データ設定レジスタ

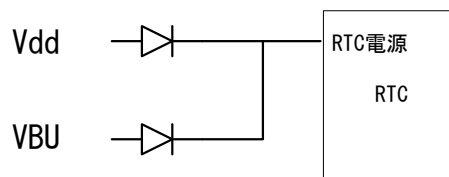
	b7	B6	b5	b4	b3	b2	b1	b0
RTCW	A3	A2	A1	A0	D3	D2	D1	D0
初期値	-	-	-	-	-	-	-	-
方 向	W	W	W	W	W	W	W	W

本レジスタは RTC への書き込みアドレス及びデータを設定するレジスタです。A3 から A0 ビットに RTC へ書き込むアドレス及びデータを設定し、RTSTS レジスタをライトしてください。RTSTS レジスタの BSY ビットが 1 から 0 になったとき、指定されたアドレスにデータがセットされます。

6.3 RTC電源回路

AT8010 は RTC のカレンダーを保持するためのバックアップ用電源端子が用意されています。RTC をバックアップする場合は VBU 端子を利用してください。

■ RTC 電源回路概要



6.4 プログラム例

RTC のカレンダー・時計を設定、読み出しをするプログラム例はを記述します。

各レジスタ詳細については[株式会社リコーのアラーム機能付き高機能リアルタイムクロックRS5C317A/Bアプリケーションマニュアル](#)を参照してください。

■ プログラム例

ここではRTCの初期設定、時計・カレンダーの設定および呼び出しのプログラム例を記述します。

```

/*****
RTC プログラム例
*****/
typedef enum { FALSE = 0, TRUE } boolean;

/* RTC レジスタアドレス定義 */
#define RTCW      (*(volatile unsigned char *)0xFFF612) /* 書込アドレス・データ設定 レジスタ */
#define RTCR      (*(volatile unsigned char *)0xFFF611) /* 読込アドレス設定 レジスタ */
#define RTSTS     (*(volatile unsigned char *)0xFFF610) /* ステータス・データ レジスタ */

/* 領域定義 */
const unsigned char rtcreg[14] = { /* 時計・カレンダー用カウンタレジスタのアドレス */
    0x00, 0x10, /* [0]: 時刻 1 秒桁レジスタ, [1]: 時刻 10 秒桁レジスタ */
    0x20, 0x30, /* [2]: 時刻 1 分桁レジスタ, [3]: 時刻 10 分桁レジスタ */
    0x40, 0x50, /* [4]: 時刻 1 時桁レジスタ, [5]: 時刻 10 時桁レジスタ */
    0x60, /* [6]: 曜日カウンタレジスタ */
    0x80, 0x90, /* [7]: カレンダー 1 日桁レジスタ, [8]: カレンダー 10 日桁レジスタ */
    0xA0, 0xB0, /* [9]: カレンダー 1 月桁レジスタ, [10]: カレンダー 10 月桁レジスタ */
    0xC0, 0xD0, /* [11]: カレンダー 1 年桁レジスタ, [12]: カレンダー 10 年桁レジスタ */
    0x00 } ;

/* 時計・カレンダーの設定データ 2000 年 6 月 26 日 0 時 0 分 0 秒 */
const unsigned char setdate[13] = {
    0x00, 0x01, /* [0]: 10 年桁 00, [1]: 1 年桁 01 */
    0x00, 0x06, /* [2]: 10 月桁 00, [3]: 1 月桁 06 */
    0x02, 0x06, /* [4]: 10 日桁 02, [5]: 1 日桁 06 */
    0x02, 0x00, /* [6]: 曜日桁 02, [7]: 10 時桁 00 */
    0x00, 0x00, /* [8]: 1 時桁 00, [9]: 10 分桁 00 */
    0x00, 0x00, /* [10]: 1 分桁 00, [11]: 10 秒桁 00 */
    0x00 } ;

unsigned char data[14] ; /* 時計・カレンダー 読込データ */

/* 関数プロトタイプ宣言 */
void main ( void ) ;
boolean RtcInit( void ) ;
void RtcSetDateTime( unsigned char *dt ) ;
void RtcGetDateTime( unsigned char *dt ) ;

```



```

/*-----
    メインルーチン
-----*/
void main(void)
{
    RtcInit() ;                /* RTC 初期化処理          */
    RtcSetDateTime( setdata ) ; /* カレンダーと時刻設定    */
    while(1) {
        RtcGetDateTime( data ) ; /* 日付と時刻呼び出し      */
    }
}

/*-----
    RTC 初期化 発振停止が検出（制御レジスタ 1 の XSTP=0）されない時エラー（FALSE）終了。
-----*/
boolean RtcInit( void )
{
    {
        short i ;
        /*
            読込アドレス設定レジスタ(RTCR)に制御レジスタ 1 アドレス(0xE0)をセットし、ステータス・データレジスタ(RTSTS)
            に 0x00 を書き込む。その後、RTSTS レジスタの BSY ビットが 1 から 0 になったとき、RTSTS レジスタ
            の D3～D0 ビットデータ（制御レジスタ 1 のデータ）を読む。
            制御レジスタ 1 データの XSTP ビットが OFF(=0) のときエラーで処理を終了する。
            XSTP ビットが ON(=1) のとき発振停止検出時で次の処理へ。
        */
        RTCR = 0xE0 ;
        RTSTS = 0x00 ;
        while( RTSTS & 0x80 ) ;
        if( ( RTSTS & 0x02 ) == 0)
            return FALSE ;

        /*
            1. 割込周期レジスタのクリア。
               書込アドレス・データ設定 レジスタ(RTCW)に割込周期レジスタのアドレス(0x70)とクリアデータ(0x00)セット。
            2. バンク 1 設定。
               RTCW レジスタに制御レジスタ 2 のアドレス(0xF0)とデータ(0x0B)をセット。
               データ D3 ビット：時間表示選択ビット(ON:24 時間制)
                   D2 ビット：タイマー用カウンタのリセットビット(OFF:変化なし)
                   D1 ビット：バンク切替ビット(ON:アラームレジスタを選択)
                   D0 ビット：テスト用ビット(ON:通常動作モード)
            3. ALE ビット クリア
               RTCW レジスタにアラーム 10 時レジスタのアドレス(0x50)とデータ(0x00)をセット。
               データ ALE ビット OFF(アラーム一致動作無効)
            4. ADJ ビット 設定
               RTCW レジスタに制御レジスタ 1 のアドレス(0xE0)とデータ(0x03)をセット。
               データ WTEN ビット：時刻カウント動作の設定ビット(ON:時計カウンタの 1 秒桁上げ有効)
                   ADJ ビット：±30 秒アジャストビット(ON:秒桁合わせ)
               RTCW レジスタに出力したあと、RTSTS レジスタに 0x00 を書き込む。その後、
               RTSTS レジスタの BSY ビットが 1 から 0 になったことを確認。
        */
    }
}

```

```

RTCW = 0x70 | 0x00 ;          /* 割込周期レジスタ クリア */
RTSTS = 0 ;
while( RTSTS & 0x80 ) ;
RTCW = 0xF0 | 0x0B ;          /* バンク1 設定 */
RTSTS = 0 ;
while( RTSTS & 0x80 ) ;
RTCW = 0x50 | 0x00 ;          /* ALE ビット クリア */
RTSTS = 0 ;
while( RTSTS & 0x80 ) ;
RTCW = 0xE0 | 0x03 ;          /* ADJ ビット設定 */
RTSTS = 0 ;
while( RTSTS & 0x80 ) ;

/*
   RTCR レジスタに制御レジスタ1 アドレス(0xE0) をセットし、ステータス・データレジスタ(RTSTS)に 0x00 を書き込む。
   その後、RTSTS レジスタの BSY ビットが 1 から 0 になったとき、RTSTS レジスタの D3~D0 ビットデータ
   (制御レジスタ1 のデータ) を読む。制御レジスタ1 データの BSY ビットが OFF (=0) になったら次の処理へ。
   BSY ビットが OFF になるまで上記を繰り返す。
*/
for( ; ; )
{
    RTCR = 0xE0 ;
    RTSTS = 0x00 ;
    while( RTSTS & 0x80 ) ;
    if( !( RTSTS & 0x01 ) )
        break ;
}

/*
   1. RTCW レジスタに制御レジスタ1 のアドレス(0xE0) とデータ(0x00) を書き込む。
      データ WTEN ビット: 時刻カウン動作の設定ビット(OFF:時計カウンタの1秒桁上げ停止)
      ADJ ビット: 土30秒アシヤストビット(OFF:通常動作)
   2. RTCW レジスタに制御レジスタ2 のアドレス(0xF0) とデータ(0x09) を書き込む。
      データ D3 ビット: 時間表示選択ビット(ON:24時間制)
      D2 ビット: タイマー用カウンタのリセットビット(OFF:変化なし)
      D1 ビット: バンク切替ビット(OFF:時計・カレンダー用カウンタを選択)
      D0 ビット: テスト用ビット(ON:通常動作モード)
   RTCW レジスタに出力したあと、次の動作を行う。
   RTSTS レジスタに 0x00 を書き込む。その後、RTSTS レジスタの BSY ビットが 1 から 0 になったことを確認。
*/
RTCW = 0xE0 | 0x00 ;
RTSTS = 0 ;
while( RTSTS & 0x80 ) ;
RTCW = 0xF0 | 0x09 ;          /* 24 時間制設定 */
RTSTS = 0 ;
while( RTSTS & 0x80 ) ;

```

```

/*
  時計・カレンダー用カウンタのレジスタのクリア
*/
for( i=0; i<13; i++ )
{
  RTCW = rtcreg[i] ;           /* RTC カウンタ クリア */
  RTSTS = 0 ;
  while( RTSTS & 0x80 ) ;
}

return TRUE ;
}

/*-----
  カレンダーと時刻設定
-----*/

void RtcSetDateTime( unsigned char  *dt )
{
  short i ;

  /*
    RTCW レジスタに制御レジスタ1 のアドレス(0xE0) とデータ(0x01) を書き込む。
    データ WTEN ビット：時刻カウント動作の設定ビット(OFF:時計カウンタの1秒桁上げ停止)
    ADJ ビット：±30秒アジャストビット(ON:秒桁合わせ)
    RTSTS レジスタに 0x00 を書き込む。その後、RTSTS レジスタの BSY ビットが 1 から 0 になったことを確認。
  */
  RTCW = 0xE0 | 0x01 ;         /* ADJ セット */
  RTSTS = 0 ;
  while( RTSTS & 0x80 ) ;

  /*
    RTCR レジスタに制御レジスタ1 アドレス(0xE0) をセットし、ステータス・データレジスタ(RTSTS)に 0x00 を書き込む。
    その後、RTSTS レジスタの BSY ビットが 1 から 0 になったとき、RTSTS レジスタの D3～D0 ビットデータ
    (制御レジスタ1 のデータ) を読む。制御レジスタ1 データの BSY ビットが OFF (=0) になったら次の処理へ。
    BSY ビットが OFF になるまで上記を繰り返す。
  */
  for( ; ; )
  {
    RTCR = 0xE0 ;
    RTSTS = 0x00 ;
    while( RTSTS & 0x80 ) ;
    if( !( RTSTS & 0x01 ) )
      break ;
  }

  /*
    時計・カレンダー用カウンタのレジスタにデータを設定する。
  */

```

```
for( i=0; i<13; i++ )
{
    RTCW = rtcreg[i] | setdate[12-i] ;
    RTSTS = 0x00 ;
    while( RTSTS & 0x80 ) ;
}
}

/*-----
    日付と時刻呼び出し
-----*/

void RtcGetDateTime( unsigned char    *dt )
{
    short i ;

    /*
        RTCRレジスタに制御レジスタ1アドレス(0xE0)をセットし、ステータス・データレジスタ(RTSTS)に 0x00 を書き込む。
        その後、RTSTSレジスタの BSYビットが 1 から 0 になったとき、RTSTSレジスタの D3～D0 ビットデータ
        (制御レジスタ1 のデータ) を読む。制御レジスタ1 データの BSYビットが OFF (=0) になったら次の処理へ。
        BSYビットが OFF になるまで上記を繰り返す。
    */
    for( ; ; )
    {
        RTCR = 0xE0 ;
        RTSTS = 0x00 ;
        while( RTSTS & 0x80 ) ;
        if( !( RTSTS & 0x01 ) )
            break ;
    }

    /*
        時計・カレンダー用カウンタのレジスタからデータを読み込む。
    */
    for( i=0; i<13; i++ )
    {
        RTCR = rtcreg[i] ;
        RTSTS = 0x00 ;
        while( RTSTS & 0x80 ) ;
        *(dt+12-i) = RTSTS & 0x7F ;
    }
}
```

第7章 NANDフラッシュメモリの使い方

NAND型フラッシュメモリーは株式会社東芝社製「TC5864FT」の搭載しております。このメモリーの使用方法是通常メモリーと異なり、アドレスバスがありません。読み出し、書き込みアドレスはコマンドで与えます。詳細は製品のマニュアルを参照してください。

AT8010はこのメモリーにアクセスするための専用ポートを用意しています。(I/Oポート) I/Oポートの機能設定レジスタのFMEビットに1をセットすると、フラッシュメモリーのアクセス専用ポートに設定されます。各ビットがフラッシュメモリーの制御端子に接続されておりソフトウェアによって制御端子をコントロールします。

また、アドレスFFF604Hはフラッシュメモリー専用のデータ読み出し／書き込みレジスタとなり、このレジスタに読み出し／書き込みを行うことにより、フラッシュメモリーのRD／WR端子をアサートします。

7.1 プログラム例

ここではNANDフラッシュメモリーの初期設定、読み出し／書き込み、消去のプログラム例を記述します。

各レジスタ詳細については株式会社東芝 64メガビット(8M×8ビット) CMOS NAND E² PROM「TC5864FT」資料を参照してください。

■ プログラム例

```
/* *****
   NAND フラッシュメモリ プログラム例
   ***** */
#include <machine.h> /* ライブラリ関数用ヘッダファイル */
#include "h83042s.h" /* 周辺レジスタ定義ヘッダファイル */

/* 構造体定義 */
typedef enum { FALSE = 0, TRUE } boolean;

typedef union /* 1ワードの共用体定義 */
{
    struct { /* 16ビットのフィールド定義 */
        unsigned char b15 : 1 ;
        unsigned char b14 : 1 ;
        unsigned char b13 : 1 ;
        unsigned char b12 : 1 ;
        unsigned char b11 : 1 ;
        unsigned char b10 : 1 ;
        unsigned char b9 : 1 ;
        unsigned char b8 : 1 ;
        unsigned char b7 : 1 ;
        unsigned char b6 : 1 ;
        unsigned char b5 : 1 ;
        unsigned char b4 : 1 ;
        unsigned char b3 : 1 ;
```

```

        unsigned char    b2 : 1 ;
        unsigned char    b1 : 1 ;
        unsigned char    b0 : 1 ;
    } bi ;
    struct {
        struct {
            unsigned char    b7 : 1 ;
            unsigned char    b6 : 1 ;
            unsigned char    b5 : 1 ;
            unsigned char    b4 : 1 ;
            unsigned char    b3 : 1 ;
            unsigned char    b2 : 1 ;
            unsigned char    b1 : 1 ;
            unsigned char    b0 : 1 ;
        } h ;
        struct {
            unsigned char    b7 : 1 ;
            unsigned char    b6 : 1 ;
            unsigned char    b5 : 1 ;
            unsigned char    b4 : 1 ;
            unsigned char    b3 : 1 ;
            unsigned char    b2 : 1 ;
            unsigned char    b1 : 1 ;
            unsigned char    b0 : 1 ;
        } l ;
    } bbi ;
    struct {
        unsigned char    h ;
        unsigned char    l ;
    } b ;
    unsigned short      h ;
} UShort ;

typedef struct
{
    unsigned char    FME    : 1 ;
    unsigned char    CE     : 1 ;
    unsigned char    BSY    : 1 ;
    unsigned char    : 3 ;
    unsigned char    CLE    : 1 ;
    unsigned char    ALE    : 1 ;
} TFmemCtl ;

```

/* フラッシュメモリ制御レジスタのビット構成 */

/* フラッシュメモリイネーブルビット */

/* チップ イネーブルビット */

/* ビジービット */

/* コマントラッチイネーブルビット */

/* アドレスラッチイネーブルビット */

```

typedef union
{
    struct
    {
        /* フラッシュメモリ制御レジスタステータスのビット構成 */
        unsigned char PRO :1 ; /* 0: Protect 1: Not protect */
        unsigned char BSY :1 ; /* 0: Busy 1: Ready */
        unsigned char SUS :1 ; /* 0: Not Suspended 1: Suspend */
        unsigned char :4 ;
        unsigned char PAS :1 ; /* 0: Pass 1: Fail */
    } bi ;
    unsigned char b ;
} UFmemStatus ;

/* 関数プロトタイプ宣言 */
void main( void ) ;
void FmInit( void ) ;
void FmRead( unsigned short page, unsigned char *data ) ;
boolean FmWrite( unsigned short page, unsigned char *data ) ;
boolean FmErase( unsigned short block ) ;

/* 変数定義 */
#define FmCntl (*(TFmemCtl *) (0xFFF601)) /* フラッシュメモリ制御レジスタ */
#define FmCntl1 (*(TFmemCtl *) (0xFFF603)) /* フラッシュメモリ制御レジスタ 1 */
#define FmData (*(unsigned char *) (0xFFF604)) /* フラッシュメモリデータバス */

/* フラッシュメモリ動作コマンド */
#define FM_AWRITE 0x80 /* シリアルデータ入力 */
#define FM_READ1 0x00 /* リードモード (1) */
#define FM_READ2 0x50 /* リードモード (3) */
#define FM_RESET 0xFF /* リセット */
#define FM_PROG 0x10 /* オートプログラム */
#define FM_BERASE 0x60 /* オートプログラム消去 セットアップ */
#define FM_STATE 0x70 /* ステータスリード */
#define FM_RESUME 0xD0 /* オートプログラム消去 実行 */

/* NAND フラッシュメモリ書込データ */
const unsigned char cstdat[3] = { 0x00, 0x55, 0xAA } ;

unsigned char wtbuff[528] ; /* NAND フラッシュメモリ書込用バッファ */
unsigned char rdbuff[528] ; /* NAND フラッシュメモリ読込用バッファ */

```

```

/*-----
    メインルーチン
-----*/
void main( void )
{
    FmInit() ;                /* NAND フラッシュメモリ初期設定          */

    while( 1 )
    {
        /*
            8 Mバイトの NAND フラッシュメモリ 8192 ページの書込／読込
            1 ページ=528 バイト, 1 ブロック=16 ページ, 全 512 ブロック
            全メモリ書込／読み出し後、ブロック単位で全ブロック消去する。
        */
        for( i=0; i<8192; i++ )
        {
            dat = cstdat[i%3] ;                /* 書込データ設定          */
            for( j=0; j<264; j++ )
            {
                wtbuff[j] = dat ;
            }
            FmWrite( i, wtbuff ) ;              /* フラッシュメモリ書込    */
            FmRead( i, rdbuff ) ;              /* フラッシュメモリ読み出し */
            for( j=0; j<264; j++ )
            {
                if( wtbuff[j] != rdbuff[j] )
                    break ;
            }
        }
        /*
            ブロック単位でフラッシュメモリ消去 (全 512 ブロック)
        */
        for( j=0; j<512; j++ )
        {
            if( !FmErase( j ) )                /* フラッシュメモリ消去    */
                break ;
        }
        sleep() ;
    }
}

/*-----
    NAND フラッシュメモリ初期設定
-----*/
void FmInit( void )
{
    /*
        IO0SLレジスタの FME ビット ON にすることにより IO0D レジスタをフラッシュメモリ制御用
        レジスタとして使用する。
    */
    FmCntl1.FME = 1 ;
}

```



```

/*-----
    NAND フラッシュメモリ 1 ページ 読み出し
    引数: page --- ページ番号(0~8192)
           data --- 読込データ格納領域先頭ポインタ
-----*/

void FmRead( unsigned short page, unsigned char *data )
{
    UShort      *x ;
    int          i ;
    unsigned char sts ;

    /* フラッシュメモリ制御レジスタの BSY ビット OFF (レディ)チェック      */
    for( ;; ) {
        if( FmCntl.BSY )
            break ;
    }

    /* ページアドレス、コマンドの設定      */
    x = (UShort *)&page ;
    FmCntl.ALE = 0 ;          /* ALE ビット OFF      */
    FmCntl.CLE = 0 ;          /* CLE ビット OFF      */
    FmCntl.CE  = 0 ;          /* CE   ビット OFF      */

    FmCntl.CLE = 1 ;          /* CLE ビット ON      */
    FmData = FM_READ1 ;      /* リードモード (1) コマンド セット      */
    FmCntl.CLE = 0 ;          /* CLE ビット OFF      */

    FmCntl.ALE = 1 ;          /* ALE ビット ON      */
    FmData = 0 ;              /* カラムアドレス A0 ~ A7 セット      */
    FmData = x->b.l ;          /* ページアドレス A9 ~ A16 セット      */
    FmData = x->b.h ;          /* ページアドレス A17 ~ A22 セット      */
    FmCntl.ALE = 0 ;          /* ALE ビット OFF      */
    sts = 0 ;

    /* フラッシュメモリ制御レジスタの BSY ビット OFF (レディ)チェック      */
    for( ;; ) {
        if( FmCntl.BSY )
            break ;
    }

    /* 1 ページ分のデータ読み出し      */
    for( i = 0; i < 264; i++ ) {
        data[i] = FmData ;
    }

    /* 読み出し終了後、CE ビット ON      */
    FmCntl.CE = 1 ;
}

```

```

/*-----
NAND フラッシュメモリ 1 ページ 書込
引数：page ----- ページ番号(0～8192)
      data ----- 書込データ領域先頭ポインタ
      boolean --- 処理終了情報を返す。
                  正常終了：TRUE，エラー終了：FALSE
ノート：この関数はオートページプログラムでフラッシュメモリに書込を行っています。
      データ入力モードにセットし、アドレス、データを入力した後プログラムコマンド 10H
      を入力すると自動的にページプログラムが実行される。
-----*/

boolean FmWrite( unsigned short page, unsigned char *data )
{
    UShort      *x ;
    int          i ;
    UfmemStatus  sts ;
    boolean      ret ;

    /* フラッシュメモリ制御レジスタの BSY ビット OFF (レディ)チェック */
    for( ;; ) {
        if( FmCntl.BSY )
            break ;
    }

    /* ページアドレス、コマンドの設定 */
    x = (UShort *)&page ;
    FmCntl.ALE = 0 ;          /* ALE ビット OFF */
    FmCntl.CLE = 0 ;          /* CLE ビット OFF */
    FmCntl.CE  = 0 ;          /* CE ビット OFF */

    FmCntl.CLE = 1 ;          /* CLE ビット ON */
    FmData = FM_AWRITE ;      /* シリアルデータ入力 コマンド セット */
    FmCntl.CLE = 0 ;          /* CLE ビット OFF */

    FmCntl.ALE = 1 ;          /* ALE ビット ON */
    FmData = 0 ;              /* カラムアドレス A0 ～ A7 セット */
    FmData = x->b.l ;          /* ページアドレス A9 ～ A16 セット */
    FmData = x->b.h ;          /* ページアドレス A17 ～ A22 セット */
    FmCntl.ALE = 0 ;          /* ALE ビット OFF */

    /* フラッシュメモリ制御レジスタの BSY ビット OFF (レディ)チェック */
    for( ;; )
    {
        if( FmCntl.BSY )
            break ;
    }
}

```

```

/* 1ページのデータ書込 */
for( i = 0; i < 264; i++ )
{
    FmData = data[i] ;
}
FmCntl.CLE = 1 ;          /* CLE ビット ON          */
FmData = FM_PROG ;        /* オートプログラム コマンド セット */
FmCntl.CLE = 0 ;          /* CLE ビット OFF        */

/* フラッシュメモリ制御レジスタの BSY ビット OFF (レディ)チェック */
for( ;; )
{
    if( FmCntl.BSY )
        break ;
}
/* データ書込終了確認チェック */
for( ;; )
{
    FmCntl.CLE = 1 ;          /* CLE ビット ON          */
    FmData = FM_STATE ;      /* ステータスリード コマンド セット */
    FmCntl.CLE = 0 ;          /* CLE ビット OFF        */
    sts.b = FmData ;          /* ステータス データ 入力 */

    if( !sts.bi.BSY )          /* BSY ビット ON(レディ) ? */
        continue ;
    /* BSY ビット Ready のとき Pass/Fail チェック */
    if( !sts.bi.PAS )
        ret = TRUE ;          /* PAS ビット ON(Fail)で正常終了 */
    else
        ret = FALSE ;         /* PAS ビット OFF(Pass)で異常終了 */
    break ;
}
/* 書込終了後、CEビットON */
FmCntl.CE = 1 ;
return ret ;
}

```

```

/*-----
NAND フラッシュメモリ 1ブロック 消去
引数：block ----- ブロック番号(0～512)
boolean --- 処理終了情報を返す。
          正常終了：TRUE， エラー終了：FALSE
ノート：この関数はオートブロック消去でフラッシュメモリをブロック単位で消去します。
          ブロック消去セットアップコマンド 60H 入力後、ブロックアドレスを2サイクルでセットし
          消去実行コマンド D0H を入力するとブロック消去動作が開始されます。
-----*/

boolean FmErase( unsigned short block )
{
    UShort      xx ;
    UShort      *x ;
    UFmemStatus  sts ;
    boolean      ret ;

    /* ブロックアドレスは A13～A22 なので4ビット左にシフトする */
    x = (UShort *)&xx ;
    xx = block << 4 ;

    FmCntl.ALE = 0 ;          /* ALE ビット OFF */
    FmCntl.CLE = 0 ;          /* CLE ビット OFF */
    FmCntl.CE  = 0 ;          /* CE  ビット OFF */

    /* フラッシュメモリ制御レジスタの BSY ビット OFF (レディ)チェック */
    for( ;; ) {
        if( FmCntl.BSY )
            break ;
    }

    /* ページアドレス、コマンドの設定 */
    FmCntl.CLE = 1 ;          /* CLE ビット ON */
    FmData = FM_BERASE ;      /* オートブロック消去セットアップ コマンド セット */
    FmCntl.CLE = 0 ;          /* CLE ビット OFF */

    FmCntl.ALE = 1 ;          /* ALE ビット ON */
    FmData = x->b.l ;          /* ブロックアドレス A13 ～ A16 セット */
    FmData = x->b.h ;          /* ブロックアドレス A17 ～ A22 セット */
    FmCntl.ALE = 0 ;          /* ALE ビット OFF */

    FmCntl.CLE = 1 ;          /* CLE ビット ON */
    FmData = FM_RESUME ;      /* オートブロック消去実行 コマンド セット */
    FmCntl.CLE = 0 ;          /* CLE ビット OFF */

    /* フラッシュメモリ制御レジスタの BSY ビット OFF (レディ)チェック */
    for( ;; ) {
        if( FmCntl.BSY )
            break ;
    }
}

```

```
/* フロック消去終了確認チェック */
for( ;; )
{
    FmCntl.CLE = 1 ;          /* CLE ビット ON */
    FmData = FM_STATE ;      /* ステータスリード コマンド セット */
    FmCntl.CLE = 0 ;          /* CLE ビット OFF */
    sts.b = FmData ;          /* ステータス データ 入力 */

    if( !sts.bi.BSY )          /* BSY ビット ON(レディ) ? */
        continue ;
    /* BSY ビット Ready のとき Pass/Fail チェック */
    if( !sts.bi.PAS )
        ret = TRUE ;          /* PAS ビット ON(Fail)で正常終了 */
    else
        ret = FALSE ;         /* PAS ビット OFF(Pass)で異常終了 */
    break ;
}
/* フロック消去終了後、CE ビット ON */
FmCntl.CE = 1 ;
return ret ;
}
```

第8章 プログラミングの方法

通常のROM化する方法を用いコンパイル等を実行してください。プログラムの転送はモトローラSフォーマットしか受け付けません。モトローラSフォーマットのレコードタイプS1、S2、S3のアドレスモードに対応しています。

AT8010のユーザーモード2～5を使用する場合、H8の16Mアドレスモードになります。このモードの場合、初期設定でA20～A23はアドレス出力にはなっていないのでH8のポート設定レジスタでアドレス出力に指定してください。

第 9 章 電気的特性

H 8 マイコンから直接出力される端子はH 8 マイコンの特性を参照してください。

■ 絶対最大定格

項 目	記 号	定 格 値	単 位
電源電圧	V _{cc}	-0.3 ～ +7.0	V
入力電圧	V _{in}	-0.3 ～ V _{cc} +0.3	V
動作温度		-20 ～ +70	℃
保存温度		-30 ～ +90	℃

■ D C特性

H8 マイコン直結端子及び、32KOUT、CLKC 端子を除く

項 目	記 号	Min	Typ	Max	単 位
入力 High レベル電圧	V _{IH}	2.0		V _{cc} +0.3	V
入力 Low レベル電圧	V _{IL}	-0.3		0.8	V
出力 High レベル電圧 (I _{OH} =-6mA)	V _{OH}	3.84			V
出力 Low レベル電圧 (I _{OL} =6mA)	V _{OL}			0.33	V

■ A C特性

H 8 マイコンの仕様書を参照してください。また、クロックは9. 8 3 0 4MH zを使用しております。

第 10 章 評価ボード

AT8010の評価、実験を行う為の評価ボードを用意しております。
ボードサイズは114×250ミリで、**AT8010**の全端子を2.54ピッチに変換したユニバーサル基板となっています。

株式会社 エーシーティー・エルエスアイ
〒243-0032 神奈川県厚木市恩名 1 丁目 5 番 7 号
第二栄光ビル 2 F
TEL : 0 4 6 - 2 2 4 - 9 1 3 0
FAX : 0 4 6 - 2 2 4 - 8 9 3 2
URL : <http://www.actlsi.co.jp/>

お問い合わせ